

**METHOD AND DEVICE FOR ERASING MARKER**

Patent Number: JP9037057  
Publication date: 1997-02-07  
Inventor(s): HAYASHI HIROSHI; NAKAJIMA TAKASHI; AWATA YOSHINORI; SUZUKI HIROSHI;  
OUCHI ATSUSHI; OKAMURA KOICHI  
Applicant(s): FUJI XEROX CO LTD  
Requested  
Patent: ☐ JP9037057  
Application  
Number: JP19950200331 19950714  
Priority Number  
(s):  
IPC  
Classification: H04N1/38  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PROBLEM TO BE SOLVED:** To provide a method and device for erasing a marker capable of obtaining B picture output of no difference or small difference between the density of a marker removing part and that of a peripheral picture element.

**SOLUTION:** Picture elements are successively supplied for a circuit for calculating a number of peripheral picture elements and an average density level 64 in a peripheral picture element level calculation circuit 6 from the three lines of (n) to n+2. The circuit 64 obtains the number ADD 1 of picture elements under the density of the marker and the total sum of the density of the picture elements under the density of the marker from the picture elements of 3× 3 and divides the total sum of the density to calculate the background level DIV 1 of a watching picture element included in the picture elements of 3× 3. A background level selection circuit 65 selects the background level DIV 1 when the number of objects ADD 1 is not less than a planned number of objects and selects the background level of the watching picture element just before. An output picture selection circuit 9 selects a background level OUT 1 when the watching picture element is the marker and replaces the marker with the background level OUT 1.

---

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-37057

(43)公開日 平成9年(1997)2月7日

(51) Int.Cl.<sup>8</sup>

H04N 1/38

識別記号

室内整理番号

FI

H O 4 N 1/38

### 技術表示箇所

審査請求 未請求 請求項の数 3 F D (全 12 頁)

(21)出願番号 特願平7-200331

(22)出願日 平成7年(1995)7月14日

(71)出願人 000005496

富士ゼロックス株式会社

東京都港区赤坂二丁目17番22号

(72)發明者 林 實

埼玉県岩槻市府内3丁目7番1号 富士ゼ  
ロックス株式会社内

(72)発明者 中島 孝

埼玉県岩槻市府内3丁目7番1号 富士ゼ  
ロックス株式会社内

(72)発明者 栗田 恵徳

埼玉県岩槻市府内3丁目7番1号 富士ゼ  
ロックス株式会社内

(74)代理人 弁理士 平木 道人 (外1名)

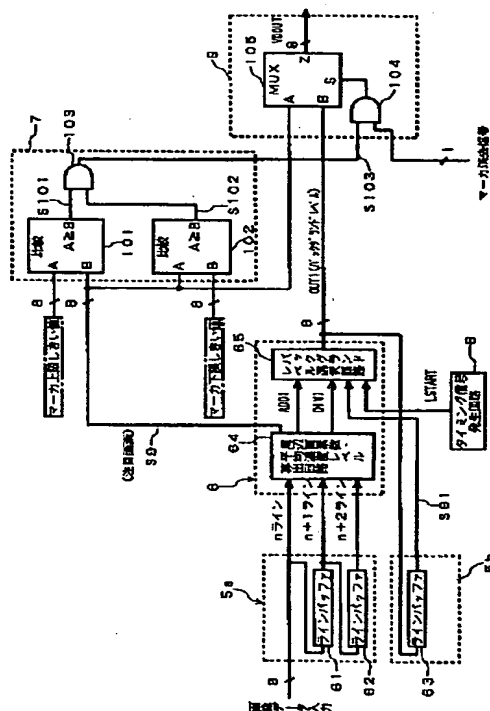
**最終頁に続く**

(54) 【発明の名称】 マーカ消去方法および装置

(57) 【要約】

【課題】 マーカ除去部分の濃度と周辺画素の濃度との差がない、または差が小さい画像出力を得ることができるマーカ消去方法および装置を提供すること。

【解決手段】 周辺画素レベル算出回路6の周辺画素数・平均濃度レベル算出回路64には、 $n \sim n+2$ の3ラインから画素が順次供給される。該回路64は、 $3 \times 3$ 画素から、マーカ濃度以下の画素の個数ADD1と、該マーカ濃度以下の画素の濃度の総和とを求め、該濃度の総和を前記個数で除算することにより、該 $3 \times 3$ 画素に含まれる注目画素のバックグラウンドレベルDIV1を算出する。バックグラウンドレベル選択回路65は、前記個数ADD1が予定個数以上の時に前記バックグラウンドレベルDIV1を選択し、以下の時に直前の注目画素のバックグラウンドレベルを選択する。出力画像選択回路9は、注目画素がマーカの時、バックグラウンドレベルOUT1を選択し、マーカをバックグラウンドレベルOUT1に置換する。



1

## 【特許請求の範囲】

【請求項 1】 多値の画像入力信号からマーカを消去するようにしたマーカ消去方法において、

該画像入力信号から  $n \times m$  画素 ( $n, m$  は共に正の整数で少なくとも一方は 2 以上の整数) を順次切り出し、

該  $n \times m$  画素の予定位置の 1 画素を注目画素とし、

該注目画素の周辺画素のうち濃度がマーカ濃度の下限値より小さい画素の個数と該画素の濃度の和から該注目画素のバックグラウンドレベルを求め、

前記マーカ濃度の下限値より小さい画素の個数が予め定められた個数以上の場合には前記バックグラウンドレベルを選択し、小さい場合には直前の注目画素のバックグラウンドレベルを選択することにより、

マーカ消去位置を前記選択されたバックグラウンドレベルに置換するようにしたことを特徴とするマーカ消去方法。

【請求項 2】 請求項 1 記載のマーカ消去方法において、

ブリスキャン時に画像入力信号からマーカ信号を検出し、

本スキャン時に、該マーカ信号を太らせる処理をしてマーカを消去すべき領域を特定すると共に、前記注目画素がマーカ上であるか否かを判断し、マーカ上である時、該注目画素が前記消去すべき領域に含まれる時に該注目画素を前記選択されたバックグラウンドレベルに置換し、含まれない時には該注目画素を出力するようにしたマーカ消去方法。

【請求項 3】 多値の画像入力信号からマーカを消去するようにしたマーカ消去装置において、

該画像入力信号から  $n \times m$  画素 ( $n, m$  は共に正の整数で少なくとも一方は 2 以上の整数) を順次切り出す手段と、

注目画素を除いた  $(n \times m - 1)$  個の画素の各々の濃度がマーカ濃度の下限値より小さいか否かを比較する手段と、

前記  $(n \times m - 1)$  個の画素のうちの濃度がマーカ濃度の下限値より小さい画素の個数と濃度の和を求め、該濃度の和を前記個数で除算することにより、バックグラウンドレベルを求める手段と、前記  $(n \times m - 1)$  個の画素のうちの濃度がマーカ濃度の下限値より小さい画素の個数が予め定められた個数より大きい小さいかを判断する手段と、

前記濃度がマーカ濃度の下限値より小さい画素の個数が前記予め定められた個数より大きい時に前記手段によって求められたバックグラウンドレベルを選択し、小さい時に直前の注目画素のバックグラウンドレベルを選択する手段とを具備したことを特徴とするマーカ消去装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明はマーカ消去方法お

2

よび装置に関し、特に原稿上に記入されたマーカを、周辺画素との違和感を生ずることなく除去することができるマーカ消去方法および装置に関する。

## 【0002】

【従来の技術】 従来から、所定濃度のマーカペンによって原稿上に付されたマーカを除去し、マーカの無い画像出力を得る技術の開発がなされている。該マーカを除去する装置の一例として、例えば特開平 4-5346 号公報に開示されているものがある。この公報には、図 9 に示されているように、バックグラウンドレベル信号 11 と画像入力データ 12 とを入力信号とし、マーカ検出部 13 の検出信号を選択信号とするマルチプレクサ 14 により構成されたマーカ除去装置が開示されている。マルチプレクサ 14 はマーカ検出部 13 によってマーカが検出されると A 端子を選択し、マーカが検出されていない時には B 端子を選択して画像出力 15 とする。この結果、画像入力データ 12 からマーカが除去され、かつ該マーカが除去された部分がバックグラウンドレベルに置換された画像出力 15 を得ることができる。また、他の例としては、特開平 4-31374 号公報に開示されているものがある。この公報には、原稿 1 ページ全体の濃度ヒストグラムを求め、その値が最大となる濃度をバックグラウンドレベルとして採用することが示されている。

## 【0003】

【発明が解決しようとする課題】 前記した第 1 の公報に開示された先行技術によれば、バックグラウンドレベルを具体的に求める方法について配慮されていないという問題があった。また、前記した第 2 の公報に開示された先行技術によれば、この技術によって求められたバックグラウンドレベルが、原稿上のマーカが描かれている領域のバックグラウンドレベルに対応しているとは限らない。例えば、図 10(a) に示されているように、1 ページの原稿に、領域 20a のような濃度の薄いバックグラウンドと、領域 20b のような濃度の濃いバックグラウンドと、領域 20c のような白色のバックグラウンドとがあり、前記原稿 1 ページ全体の濃度ヒストグラムからバックグラウンドレベルを求めると、領域 20a のバックグラウンドレベルになったとすると、マーカ 20d が描かれている領域 20b および 20c のバックグラウンドレベルは前記求められたバックグラウンドレベルとは異なるものとなる。

【0004】 このような場合には、マーカ 20d 除去後の画像出力のマーカ除去部分を領域 20a のバックグラウンドレベルに置換すると、該画像出力のマーカ除去部分は同図(b) の 20e のように、領域 20b および 20c のバックグラウンドとは異なる濃度となり、画像出力が不自然になるという問題があった。本発明の目的は、前記した従来技術の問題点を除去し、マーカ除去部分の濃度と周辺画素の濃度との差がない、または差が小さい画像出力を得ることができるマーカ消去方法および装置を提供することにある。

【0005】

【課題を解決するための手段】前記目的を達成するために、本発明は、多値の画像入力信号からマーカを消去するようにしたマーカ消去方法において、該画像入力信号から $n \times m$ 画素（ $n$ 、 $m$ は共に正の整数で少なくとも一方は2以上の整数）を順次切り出し、該 $n \times n$ 画素の予定位置の1画素を注目画素とし、該注目画素の周辺画素のうち濃度がマーカ濃度の下限値より小さい画素の個数と該画素の濃度の和から該注目画素のバックグラウンドレベルを求め、前記マーカ濃度の下限値より小さい画素の個数が予め定められた個数以上の場合には前記バックグラウンドレベルを選択し、予め定められた個数より小さい場合には直前の注目画素のバックグラウンドレベルを選択することにより、マーカ消去位置を前記選択されたバックグラウンドレベルに置換するようにした点に第1の特徴がある。また、ブリスキャン時に画像入力信号からマーカ信号を検出し、本スキャン時に、該マーカ信号を太らせる処理をしてマーカを消去すべき領域を特定すると共に、前記注目画素がマーカ上であるか否かを判断し、マーカ上である時、該注目画素が前記消去すべき領域に含まれる時に該注目画素を前記選択されたバックグラウンドレベルに置換し、含まれない時には該注目画素を出力するようにした点に第2の特徴がある。

【0006】さらに、該画像入力信号から $n \times m$ 画素を順次切り出す手段と、注目画素を除いた（ $n \times m - 1$ ）個の画素の各々の濃度がマーカ濃度の下限値より小さいか否かを比較する手段と、前記（ $n \times m - 1$ ）個の画素のうちの濃度がマーカ濃度の下限値より小さい画素の個数と濃度の和を求め、該濃度の和を前記個数で除算することにより、バックグラウンドレベルを求める手段と、前記（ $n \times n - 1$ ）個の画素のうちの濃度がマーカ濃度の下限値より小さい画素の個数が予め定められた個数より大きい小さいかを判断する手段と、前記濃度がマーカ濃度の下限値より小さい画素の個数が前記予め定められた個数より大きい時に前記手段によって求められたバックグラウンドレベルを選択し、小さい時に直前の注目画素のバックグラウンドレベルを選択する手段とを具備した点に第3の特徴がある。

【0007】前記第1の特徴によれば、 $n \times m$ 画素の中の注目画素はその周辺に予定個数以上のバックグラウンドレベル以上の画素が存在すれば、該注目画素がマーカ上の点である時該周辺のバックグラウンドレベルに置換され、逆にバックグラウンドレベル以上の画素が前記予定個数より少ない場合には、直前の注目画素のバックグラウンドレベルに置換される。このため、マーカ除去後の画素の濃度が該マーカの近辺のバックグラウンドレベルに置換されることになり、違和感のないマーカの除去された出力画像を得ることができるようになる。前記第2の特徴によれば、ブリスキャンとコピースキャンとで機械的なずれが生じて、このずれを吸収してマーカの除去を確

実に行うことができる。また、前記注目画素がマーカと同等の濃度を持っている時、該注目画素がマーカを消去すべき領域に含まれていれば、該注目画素は前記バックグラウンドレベルに置換されるが、含まれていない時にはバックグラウンドレベルに置換されない。このため、マーカと同等の濃度を持っている有効な画像情報がバックグラウンドレベルに置換されるという不具合がなくなる。

【0008】また、前記第3の特徴によれば、注目画素を除いた（ $n \times m - 1$ ）個の画素の各々の濃度がマーカ濃度の下限値より小さいか否かを比較することにより、（ $n \times m - 1$ ）個の画素のうちの濃度がマーカ濃度の下限値より小さい画素の個数を求めることができる。また、前記濃度がマーカ濃度の下限値より小さい画素の濃度の和を求め、該濃度の和を前記個数で除算することにより、バックグラウンドレベルを求めることができる。そして、前記（ $n \times m - 1$ ）個の画素のうちの濃度がマーカ濃度の下限値より小さい画素の個数が予め定められた個数より大きい小さいかを判断し、前記濃度がマーカ濃度の下限値より小さい画素の個数が前記予め定められた個数より大きい時に前記手段によって求められたバックグラウンドレベルを選択し、小さい時に直前の注目画素のバックグラウンドレベルを選択する。これにより、マーカ除去部分の濃度と周辺画素の濃度との差がない、または差が小さい画像出力を得ることができるようになる。

【0009】

【発明の実施の形態】以下に、図面を参照して、本発明を詳細に説明する。図1は本発明の一実施形態の全体の構成の概要を示すブロック図である。図において、マーカ認識回路1は、ブリスキャンされた原稿の画像データから、マーカ上（マーカが描かれている領域）とマーカ内（マーカに囲まれた領域）とマーカ外の3つの領域を判別する。ページメモリ2は、前記マーカ認識回路1の認識結果を原稿1ページ分蓄えるメモリであり、原稿を2次元の座標としてとらえ、その各々の座標に対応する領域の認識結果を記憶する。図5(a)は該ページメモリ2に格納されたデータの概念図を示し、5aはマーカ上領域を表すデータである。図1のページメモリ制御回路3はページメモリ2に対するデータの書込みおよび読出しの制御およびアドレスの制御を行う。マーカ消去信号生成回路4はページメモリ2に書込まれたデータとこれを読み出したデータとの論理和を取り、その結果を主走査および副走査方向に拡張して、マーカ上信号を太らせたマーカ消去信号を生成する動作をする。

【0010】次に、第1の遅延回路5aは、例えば2本のラインバッファから構成されており、2ラインの画像データを一時的に記憶し、各3ラインにつき1画素ずつのデータを並列的に周辺画素レベル算出回路6に供給する。なお、ラインバッファの本数は2本に限定されるものではない。第2の遅延回路5bは、例えば1本のラインバッファから構成されており、周辺画素レベル算出回

路6から出力されたバックグラウンドレベル信号OUT1を1ライン分遅延する。該周辺画素レベル算出回路6は、例えば3×3画素の中の1個の注目画素に対する周辺画素レベル、すなわちバックグラウンドレベルを算出し、OUT1として出力する。入力画像レベル認識回路7は前記注目画素がマーカ上の画素であるか否かの判断をする。タイミング信号発生回路8は各ラインの先頭を示すL(ライン)START信号(図8参照)を出力する。出力画像選択回路9は該注目画素がマーカ上の画素である時にマーカ消去信号に基づいてバックグラウンドレベル信号OUT1を選択し、該注目画素がマーカ上の画素でない時には該注目画素を選択して出力する。該出力画像選択回路9からは、マーカが除去され、かつマーカの除去部分にバックグラウンドレベルの画像が置換された画像データが出力される。

【0011】図2は、図1の遅延回路5a、5b、周辺画素レベル算出回路6、入力画像レベル認識回路7および出力画像選択回路9の一具体例を示すブロック図である。第1の遅延回路5aは入力してきた画像データを遅延するラインバッファ61、62を有し、3ライン分(n、n+1、n+2ライン)の画像データを出力する。また、第2の遅延回路5bは周辺画素レベル算出回路6から出力されたバックグラウンドレベル信号OUT1を1ライン分遅延するラインバッファ63から構成されている。

【0012】周辺画素レベル算出回路6は、周辺画素数・平均濃度レベル算出回路64とバックグラウンドレベル選択回路65とから構成されている。周辺画素数・平均濃度レベル算出回路64は注目画素の周辺にあるバックグラウンドの画素数ADD1と、該バックグラウンドの画素の平均濃度レベルDIV1を出力する。また、バックグラウンドレベル選択回路65は、バックグラウンドの画素数ADD1が予め定められた個数より大きい時に前記平均濃度レベルDIV1を選択し、小さい時には前ラインまたは1画素前の注目画素に対するバックグラウンドレベルを選択して出力する。なお、周辺画素数・平均濃度レベル算出回路64の詳細は図3にて、またバックグラウンドレベル選択回路65の詳細は図4にて、後で説明する。

【0013】入力画像レベル認識回路7は、ウィンドウコンパレータを構成する比較器101、102と論理積回路103とから構成されており、前記周辺画素数・平均濃度レベル算出回路64から出力された注目画素S9がマーカ上の画素であるか無いかの判断をする。出力画像選択回路9は、入力画像レベル認識回路7からの出力S103と前記マーカ消去信号生成回路4からのマーカ消去信号を入力とする論理積回路104と、前記注目画素S9と前記周辺画素レベル算出回路6からのバックグラウンドレベルOUT1とを入力とし、前記論理積回路104の出力信号を選択信号とするマルチプレクサ105とから構成されている。

【0014】次に、前記周辺画素数・平均濃度レベル算出回路64の一具体例の構成と動作を図3を参照して説明する。なお、図の回路は、図示されていないクロックに同期して動作する。比較器81、82および83のA端子には、マーカ濃度の下限値であるしきい値Thminが入力する。前記第1の遅延回路5aから出力された3ラインのデータの各1画素は、第1番目のクロックと同期して、一旦フリップフロップ(以下、FFと略す)84、85および86にラッチされ、次いで前記比較器81、82および83のB端子に入力する。第1の比較器81は、nライン目の画素と前記しきい値Thminとを比較し、 $A \geq B$ であれば1の信号を出力し、 $A < B$ であれば0の信号を出力する。第2、第3の比較器82、83も、同様の動作をする。第2番目のクロックが入力すると、FF813、814および815は、それぞれ、前記比較器81、82および83の出力信号をラッチすると共に、前記FF84、85および86にラッチされていた画素は前記FF87、88および89にシフトされる。また、前記FF84、85および86には、それぞれ前記3ラインのデータの第2番目の各画素がラッチされ、次いで前記比較器81、82および83により、前記しきい値Thminと比較される。

【0015】第3番目のクロックが入力すると、FF816、817はそれぞれFF813、814にラッチされていたデータをラッチし、FF813、814および815は、それぞれ、前記比較器81、82および83の出力信号をラッチする。また、前記FF87、88および89にラッチされていた画素はそれぞれFF810、811および812にシフトされ、前記FF84、85および86にラッチされていた画素は前記FF87、88および89にシフトされる。また、前記FF84、85および86には、それぞれ前記3ラインのデータの第3番目の各画素がラッチされ、次いで前記比較器81、82および83により、前記しきい値Thminと比較される。以下、第4番目、第5番目、…のクロックが入力すると、前記と同様の動作を繰返す。また、該クロックと同期してFF812から注目画素S9が1個ずつ入力画像レベル認識回路7へ出力される。

【0016】また、前記各クロックと同期して、第1の加算回路826、第2の加算回路827および除算回路828が動作する。第1の加算回路826は、前記注目画素S9の周辺の8個の画素につき、前記しきい値Thmin以下の濃度の画素が何個あるかを計算する。したがって、第1の加算回路826からは、マーカ濃度より小さい濃度の周辺画素数、すなわちバックグラウンドレベルの画素数ADD1が出力される。一方、第2の加算回路827は前記注目画素S9の周辺の8個の画素につき、前記しきい値Thmin以下の濃度の画素の濃度を加算する。この加算結果がADD2である。除算回路828は、 $ADD2/ADD1$ を演算する。該 $ADD2/AD$

D1の演算結果は前記注目画素S9のしきい値 $T_{hmin}$ 以下の濃度の周辺画素の平均レベルDIV1となる。なお、上記の例では、画像入力信号から $3 \times 3$ 画素を順次切り出したが、本発明はこれに限定されず、 $n \times m$ 画素( $n, m$ は共に正の整数で、少なくとも一方は2以上の整数)を順次切り出すようにしてもよい。

【0017】次に、前記バックグラウンドレベル選択回路65の一具体例の構成と動作を図4を参照して説明する。なお、図の回路は、図示されていないクロックに同期して動作する。マルチプレクサ91には、ラインの先頭から例えば3画素分の時間がHレベルでそれ以降はLレベルのライン先頭信号LSTARTが選択信号として入力する。また、A端子にはバックグラウンドレベル選択回路65の出力信号OUT1が入力し、B端子には該出力信号OUT1の1ライン前の信号S61が入力する。そして、該マルチプレクサ91は、前記ライン先頭信号LSTARTがHレベルの時B端子を選択し、Lレベルの時A端子を選択する。すなわち、ラインの先頭から3画素までの間は1ライン前の信号S61を選択し、その後は直前の出力信号OUT1を選択する。FF93はマルチプレクサ91の出力信号S91を1クロック分遅延しかつクロックと同期して、マルチプレクサ96のA端子に出力する。また、FF94は前記平均レベルDIV1を1クロック分遅延しかつクロックと同期してマルチプレクサ96のB端子に出力する。

【0018】比較器92は、前記マーカ濃度より小さい濃度の周辺画素数ADD1と予め定められている参照画素数カウント値、例えば4と比較し、 $A \geq B$ であれば、例えばHレベルの信号S94を出力する。FF95は該信号S95を1クロック分遅延しかつクロックと同期してマルチプレクサ96のS端子に出力する。マルチプレクサ96のZ端子からは、前記信号S95がLレベルであればA端子の信号が選択され、HレベルであればB端子の信号が選択される。したがって、マルチプレクサ96のZ端子からは、前記しきい値 $T_{hmin}$ 以下の濃度の画素数ADD1が前記参照画素数カウント値より小さい時にはバックグラウンドとなる画素数が少ないので、前ラインまたは直前のバックグラウンドレベルがOUT1として出力され、逆にADD1が前記参照画素数カウント値より大きい時にはバックグラウンドとなる画素数が多いので、前記注目画素の周辺画素から求めたバックグラウンドレベルがOUT1として出力される。

【0019】次に、本実施形態の動作を説明する。まず、マーカが付された原稿はブリスキャンされる。ブリスキャンによって得られた画像データは、図1のマーカ認識回路1に入力し、マーカ上、マーカ内、およびマーカ外の3つの領域に判別される。この判別結果は、ページメモリ2に記憶される。図5(a)は該ページメモリ2に記憶されたデータの概念図であり、5aはマーカ上信号を示している。

【0020】次に、ブリスキャンが終わると、前記マーカの認識データに基づいて所定の編集機能を行うコピースキャンに入る。コピースキャンでは、再度原稿が読み取られる。この時、マーカ認識回路1は動作せず、ページメモリ制御回路3がページメモリ2からデータを読み出し、マーカ消去信号生成回路4に送出する動作を行う。ページメモリ制御回路3は、ページメモリ2の先読みデータと通常の読みデータとをマーカ消去信号生成回路4に送出する。ここに、先読みデータとは、図5(b)の5bに示されているように、前記マーカ上信号5aを主および副走査方向に1ビットだけ先読みしたものであり、結果的には、マーカ上信号5aを左斜め上 $45^\circ$ 方向に1画素分シフトした画像となる。マーカ消去信号生成回路4は、前記マーカ上信号5aと先読みデータ5bとを論理和処理し、次いで該論理和の結果を、上または下またはその両方向、および左または右またはその両方向に太らせる処理をする。図5(c)は同図(b)の論理和処理したデータを太らせたものである。

【0021】上記の処理をする理由は、マーカ認識はブリスキャンで行い、マーカ消去はコピースキャンにて行うため、ブリスキャンとコピースキャンの2回のスキャン時に、かならず機械的なずれが生じる。このずれが大きいと、マーカ消去時に、原稿上のマーカを消去できないおそれがあるので、そのずれを吸収するために、太らせたマーカ消去信号を生成し、この信号を用いてマーカを消去するようにしている。

【0022】次に、コピースキャン時の本実施形態の要部の動作を説明する。今、図6(a)に示されているような画像データがあったとする。図中の数字は各画素の濃度の一例を示し、マーカの濃度は128であるとする。したがって、マーカ上の領域は、同図(b)に斜線で塗られている箇所となる。また、画像データの $n$ ライン、 $n+1$ ラインおよび $n+2$ ラインは図示の通りであるとする。図3のしきい値 $T_{hmin}$ は $T_{hmin} = 128$ であるとする。

【0023】さて、クロックT1で、図7(a)に示されている $n, n+1$ および $n+2$ ラインの先頭の3個の画素が図3のFF84、85および86にラッチされたとすると、図3の第1の加算回路826の出力ADD1は $ADD1 = 8$ となり、また除算回路828の出力DIV1は $DIV1 = 3$ となる。なお、本実施形態では、図3の注目画素S9からも明らかなように、 $3 \times 3$ 画素の中の最後の画素を注目画素としている。図7(a)の場合には、 $3 \times 3$ 画素の最後の画素の濃度8の画素Xが注目画素である。また、ラインの先頭より左側の余白のデータは濃度0の画像データであるとする。次に、1クロック進んだクロックT2では、同図(b)に示されている $n, n+1$ および $n+2$ ラインの先頭の3個の画素が図3のFF87、88、89にシフトされ、先頭から2番目の画素がFF84、85および86にラッチされる。この

時、 $ADD1=7$ 、 $DIV1=5$ となる。

【0024】クロックT3になると、同図(c)のような9個の画像データが図3のFF84~89、810~812にラッチされることになり、 $ADD1=5$ 、 $DIV1=11$ となる。クロックT4では、同図(d)に示されているように、1画素右ヘシフトした9個の画素が図3のFF84~89、810~812にラッチされることになり、 $ADD1=3$ 、 $DIV1=16$ となる。クロックT5では、同図(e)に示されているように、さらに1画素右ヘシフトした9個の画素が図3のFF84~89、810~812にラッチされることになり、 $ADD1=3$ 、 $DIV1=16$ となる。以下、同様の動作がおこなわれるが、説明は省略する。

【0025】次に、図4のバックグランドレベル選択回路65の動作を、図8のタイミングチャートを参照して説明する。前記タイミング信号発生回路8はクロックT1~T3はHレベル、クロックT4以降はLレベルのタイミング信号LSTARTを出力する。そうすると、マルチプレクサ91の出力信号S91はクロックT1~T3の間は前ラインの該当画素の周辺画素のバックグランドレベルとなり、クロックT4以降は直前の注目画素の周辺画素のバックグランドレベルとなる。図8のDIV1、ADD1は、図7で求めた値である。

【0026】一方、比較器92はA端子に入力してくるADD1と参照画素数カウント値、例えば4とを比較し、 $A \geq B$ であればHレベル、 $A < B$ であればLレベルの信号S94を出力する。マルチプレクサ96は信号S94を1クロック遅延した信号S95により、A端子またはB端子を選択する。すなわち、該信号S95がHレベルの時には、B端子を選択して、信号S93すなわち注目画素の周辺画素のバックグランドレベルを選択A端子を選択し、Lレベルの時には、1ライン前または直前の注目画素のバックグランドレベルを選択する。すなわち、注目画素の周辺画素8個のうち、4個以上がマーカの下限濃度以下であれば、該注目画素の周辺画素からバックグランドレベルを求め、逆に4個より少なければ、該注目画素の1ライン前または該注目画素の直前のバックグランドレベルを求める。したがって、前記マルチプレクサ96の出力信号OUT1は図8ようになる。

【0027】次に、図2の入力画像レベル認識回路7は注目画素S9がマーカ上限しきい値とマーカ下限しきい値との間にあるか、それともこれらの値の外にあるかの判断をし、その結果を信号S103として出力画像選択回路9に出力する。また、前記注目画素S9は出力画像選択回路9のマルチプレクサ105のA端子に入力する。出力画像選択回路9のマルチプレクサ105のS(選択)端子には、入力画像レベル認識回路7から該注目画素がマーカ上であるというHレベルの信号S103が入力してくると、論理積回路104を通してマーカ消去信号が入力する。マルチプレクサ105は該マーカ消

去信号が入力すると、B端子を選択して、前記周辺画素レベル算出回路6から出力されたバックグランドレベルOUT1を画像データ出力VDOOUTとして出力する。一方、入力画像レベル認識回路7から該注目画素がマーカ内またはマーカ外であるというLレベルの信号S103が入力してくると、マルチプレクサ105はA端子を選択して注目画素を画像データ出力VDOOUTとして出力する。

【0028】以上のように、本実施形態によれば、原稿からマーカを除去した位置に置換されるバックグランドはマーカの周辺画素から作成されることになるので、画像出力のマーカ除去部分の濃度と周辺画素の濃度との差を低減することができ、違和感のない画像出力を得ることができるようになる。なお、前記の実施形態はハード構成により説明したが、本発明はこれに限定されず、ソフト処理により実施できることは勿論である。

【0029】

【発明の効果】請求項1の発明によれば、マーカを除去した後の画素をその周辺のバックグランドレベルと置換する事ができるようになるので、マーカ除去部分の濃度と周辺画素の濃度との差がない、または差が小さい画像出力を得ることができるようになる。また、このため、高品質のマーカ除去処理を行うことができる。請求項2の発明によれば、ブリスキャンとコピースキャンとで機械的なずれが生じても、このずれを吸収してマーカの除去を確実に行うことができる。また、画像データの中にマーカと同濃度の情報が含まれていても、これがマーカであると誤検知されて除去されることがなくなり、信頼性の高いマーカ除去処理を行うことができる。また、請求項3の発明によれば、前記請求項1の発明が具備している効果に加えて、簡単かつ安価な構成で実現することができる。

【図面の簡単な説明】

【図1】 本発明の一実施形態の構成の概要を示すブロック図である。

【図2】 本実施形態の要部の構成を示すブロック図である。

【図3】 図2の周辺画素数・平均濃度レベル算出回路の一具体例の構成を示すブロック図である。

【図4】 図2のバックグランドレベル選択回路の一具体例の構成を示すブロック図である。

【図5】 マーカ認識、マーカ先読み処理およびマーカ太らせ処理の概要を示す図である。

【図6】 本実施形態の動作の説明に使用する画像データの一例を示す図である。

【図7】 図3の周辺画素数・平均濃度レベル算出回路の動作の説明に使用する画像データを示す図である。

【図8】 図4のバックグランドレベル選択回路の主要部の信号のタイミングチャートである。

【図9】 従来のマーカ除去装置の一例を示すブロック

11

12

図である。

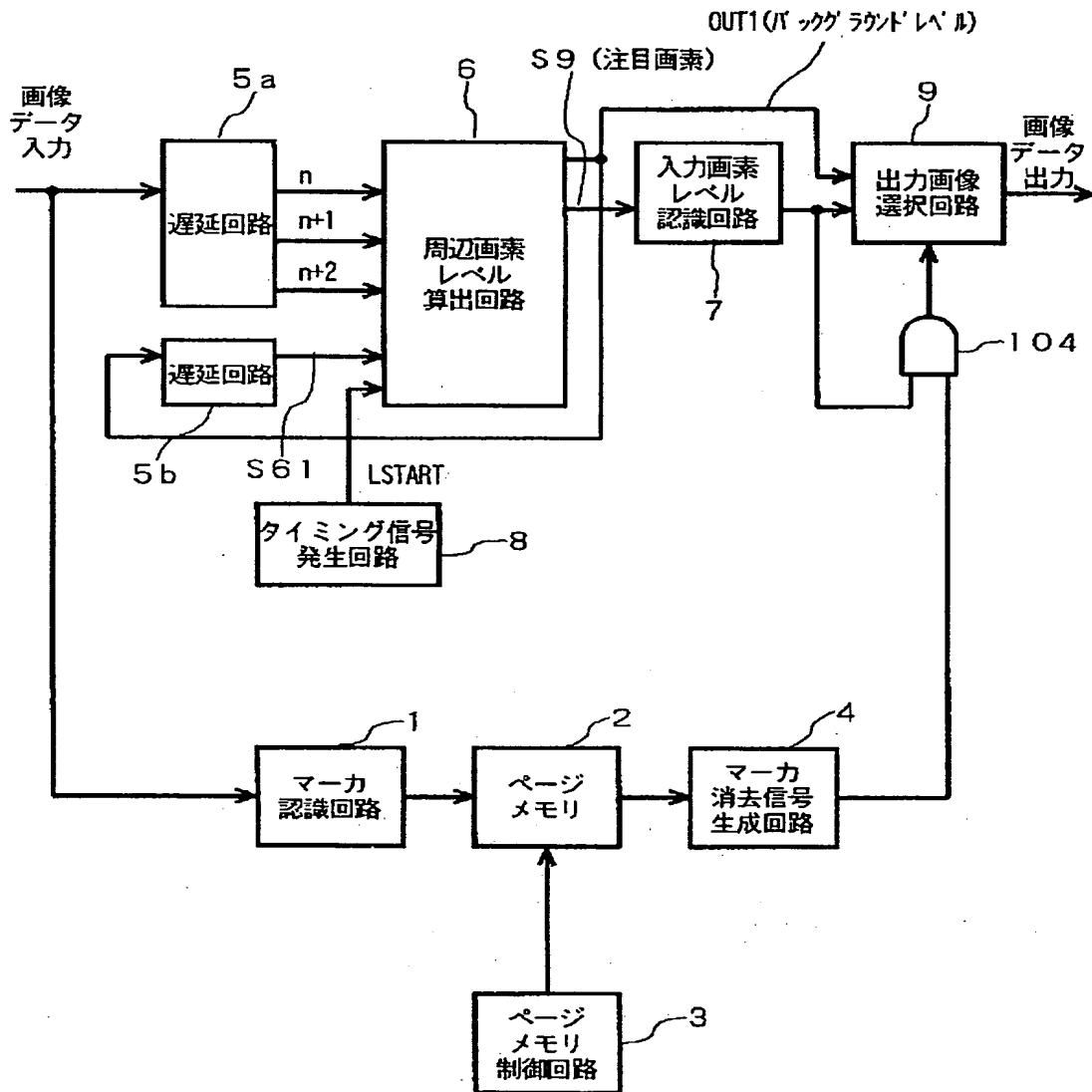
【図10】 従来のマーカ除去装置によって除去された画像出力を示す図である。

【符号の説明】

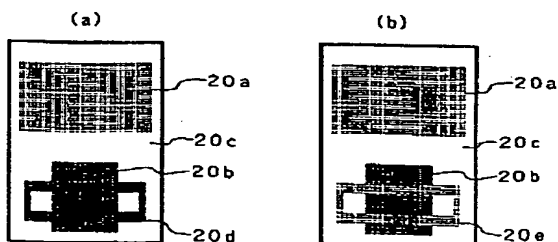
1…マーカ認識回路、2…ページメモリ、3…ページメ

モリ制御回路、4…マーカ消去信号生成回路、5a、5b…遅延回路、6…周辺画素レベル算出回路、7…入力画像レベル認識回路、8…タイミング信号発生回路、9…出力画像選択回路、64…周辺画素数・平均濃度レベル算出回路、65…バックグラウンドレベル選択回路。

【図1】

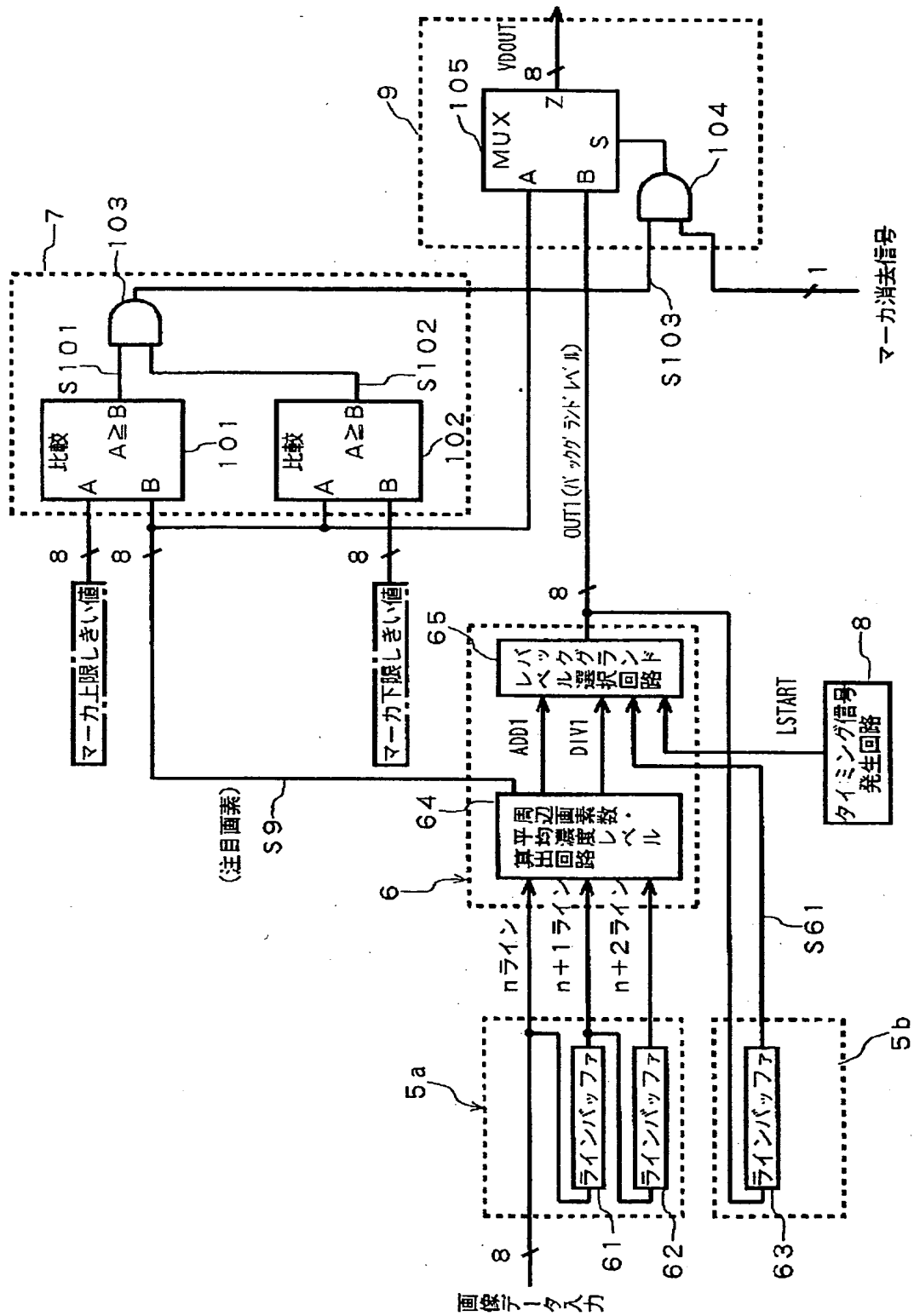


【図10】

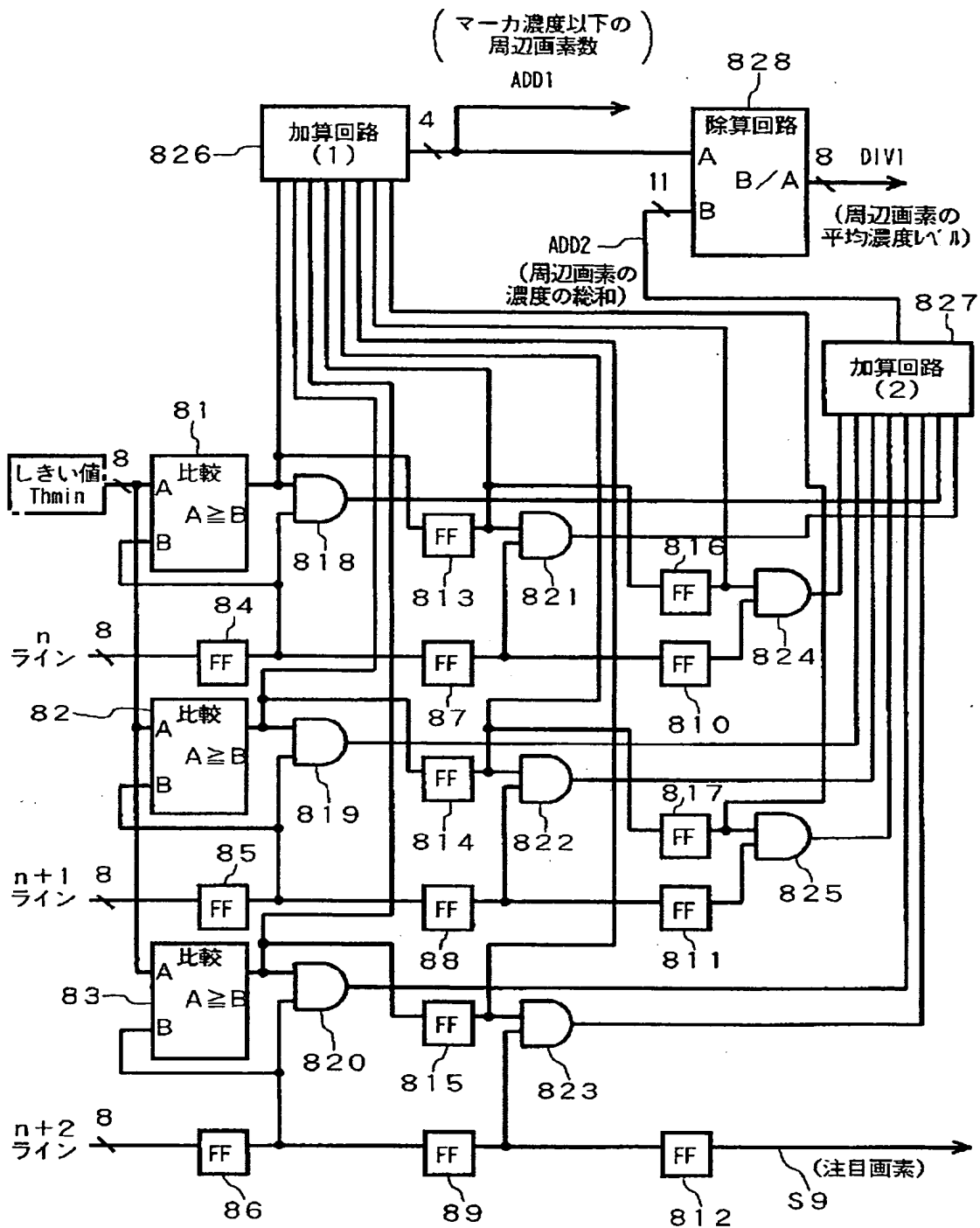




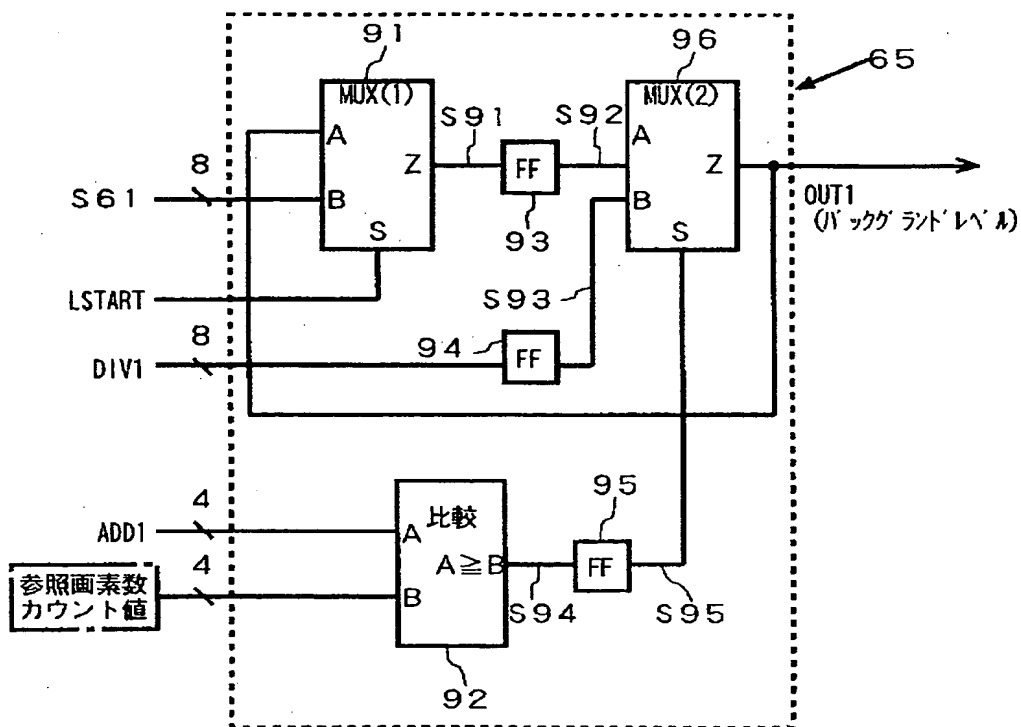
【図2】



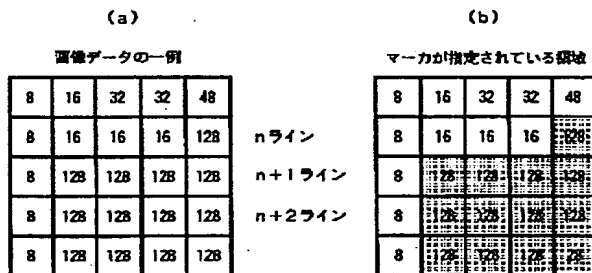
【図3】



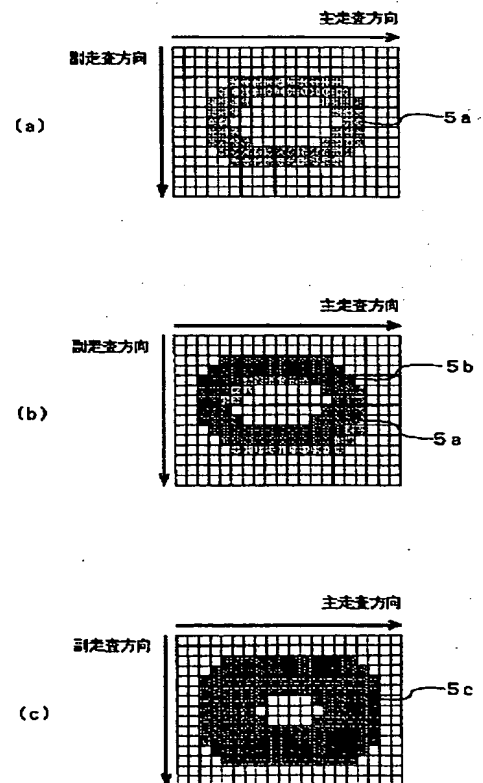
【図4】



【図6】



【図5】



【圖8】

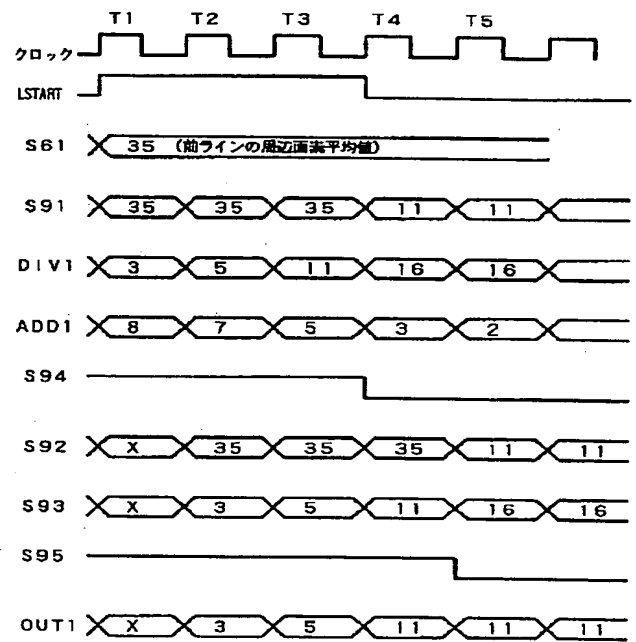


Figure 1 is a block diagram of the image input device. It shows an input line 12 (image input data) entering a block 14. A feedback line 11 (background level signal) also enters block 14 at input A. Block 14 has two outputs, B and S. Output B goes to a block 13 (marker detection unit), which then feeds back into input A of block 14. Output S goes to the right, labeled 15.

埼玉県岩槻市府内3丁目7番1号 富士ゼ  
ロックス株式会社内

(72)発明者 岡村 功一

埼玉県岩槻市府内 3 丁目 7 番 1 号 富士ゼ

ロックス株式会社内